

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-058284

(43)Date of publication of application : 25.02.2000

(51)Int.Cl.

H05B 41/282

(21)Application number : 10-220557

(71)Applicant : USHIO INC  
OSAKA KOHA KK

(22)Date of filing : 04.08.1998

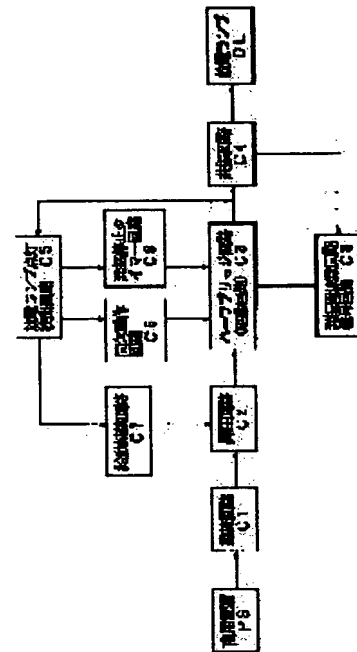
(72)Inventor : IKEUCHI MITSURU  
SHIMIZU TETSUO

## (54) BALLAST OF DISCHARGE LAMP

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a ballast of a discharge lamp which has high power efficiency in practical use and excels in start of the discharge lamp.

**SOLUTION:** This ballast of a discharge lamp includes a booster circuit to convert a low DC voltage given by a power supply into a high DC voltage  $V_1$  and a driver circuit to convert the DC voltage  $V_1$  from the booster circuit into voltage of approx. rectangular form, wherein a large capacitance capacitor, a coil and a small capacitance capacitor are connected in series to the output side of the driver circuit, and the discharge lamp is connected parallel to the ends of the small capacitance capacitor so that a resonance circuit is formed, wherein a lighting sensing circuit is provided to sense that the lamp is on, whereby the lighted condition of the lamp is sensed by the lighting sensing circuit, and when the lamp is off, the booster circuit is controlled so that the output voltage is raised to a start voltage  $V_2$  which is higher than the DC voltage  $V_1$  of the booster circuit when the lamp is in the steadily lighting condition.



## LEGAL STATUS

[Date of request for examination] 11.07.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2000-58284  
(P2000-58284A)

(43)公開日 平成12年2月25日(2000.2.25)

(51)Int.Cl.

H 0 5 B 41/282

識別記号

F I

H 0 5 B 41/29

テーマコード(参考)

C 3 K 0 7 2

審査請求 未請求 請求項の数6 O L (全 8 頁)

(21)出願番号 特願平10-220557

(22)出願日 平成10年8月4日(1998.8.4)

(71)出願人 000102212

ウシオ電機株式会社

東京都千代田区大手町2丁目6番1号 朝  
日東海ビル19階

(71)出願人 598104447

大阪高波株式会社

大阪府大阪市浪速区日本橋東3丁目3番15  
号

(72)発明者 池内 満

兵庫県姫路市別所町佐土1194番地 ウシオ  
電機株式会社内

(74)代理人 100078754

弁理士 大井 正彦

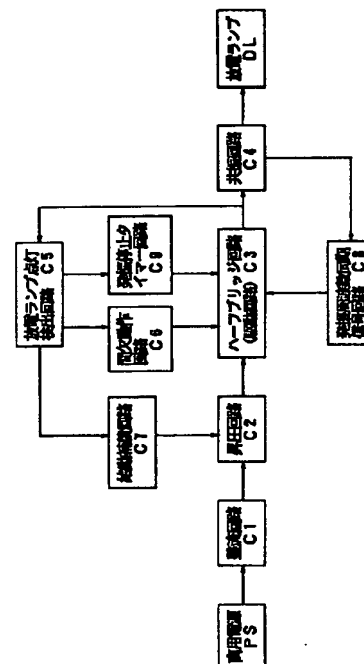
最終頁に続く

(54)【発明の名称】 放電ランプ用安定器

(57)【要約】

【課題】 実用上、高い電力効率を得られると共に、放電ランプの始動性に優れた放電ランプ用安定器を提供すること。

【解決手段】 本発明の放電ランプ用安定器は、電源から得られる低い直流電圧を高い直流電圧V1に変換する昇圧回路と、この昇圧回路よりの高い直流電圧V1を略矩形電圧に変換する駆動回路とを有し、駆動回路の出力側に大容量コンデンサとコイルと小容量コンデンサとが直列に接続されると共に、小容量コンデンサの両端に放電ランプが並列に接続されて共振回路が構成され、放電ランプが点灯したことを検出する点灯検出回路を有してなり、放電ランプの点灯状態を前記点灯検出回路によって検出し、放電ランプが非点灯状態にあるときに昇圧回路を制御し、その出力電圧を、放電ランプが定常点灯状態にあるときの昇圧回路の直流電圧V1より高い始動用電圧V2に昇圧することを特徴とする。



1

## 【特許請求の範囲】

【請求項 1】 電源から得られる低い直流電圧を高い直流電圧  $V_1$  に変換する昇圧回路と、この昇圧回路よりの高い直流電圧  $V_1$  を略矩形電圧に変換する駆動回路とを有し、

前記駆動回路の出力側に大容量コンデンサとコイルと小容量コンデンサとが直列に接続されると共に、前記小容量コンデンサの両端に放電ランプが並列に接続されて共振回路が構成され、

前記放電ランプが点灯したことを検出する点灯検出回路を有してなり、

前記放電ランプの点灯状態を前記点灯検出回路によって検出し、放電ランプが非点灯状態にあるときに前記昇圧回路を制御し、その出力電圧を、放電ランプが定常点灯状態にあるときの昇圧回路の直流電圧  $V_1$  より高い始動用電圧  $V_2$  に昇圧することを特徴とする放電ランプ用安定器。

【請求項 2】 放電ランプが非点灯状態にあるとき、前記駆動回路を制御して間欠的に駆動させる間欠動作回路が設けられていることを特徴とする請求項 1 に記載の放電ランプ用安定器。

【請求項 3】 前記共振回路が、駆動周波数の 3 倍以上の奇数次高調波で共振するよう構成されていることを特徴とする請求項 1 または請求項 2 に記載の放電ランプ用安定器。

【請求項 4】 共振回路よりの周波数信号を受けて当該共振回路の共振条件に近い周波数で発振する発振回路が設けられており、この発振回路よりの発振出力が駆動回路に伝達されることを特徴とする請求項 1 乃至請求項 3 のいずれかに記載の放電ランプ用安定器。

【請求項 5】 点灯検出回路は、前記放電ランプに抵抗を介して直流バイアス電圧が印加された状態において、当該放電ランプが点灯することにより生ずる放電ランプの両端電圧の低下を検出するものであることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の放電ランプ用安定器。

【請求項 6】 放電ランプが非点灯状態にあることが検出されてから一定時間の経過後に、共振回路への駆動電圧の供給を停止する発振停止回路が設けられていることを特徴とする請求項 1 乃至請求項 5 のいずれかに記載の放電ランプ用安定器。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、放電ランプを安定に点灯させるための放電ランプ用安定器に関する。

【0002】

【従来の技術】 放電ランプ用安定器は、一般に回路構成が簡単で回路の電力効率がよく、しかも装置全体の小型化が可能であるため、従来、蛍光ランプや高輝度放電ランプを高周波点灯する場合の点灯装置として好適に使用

2

されている。例えば、熱陰極型蛍光ランプのための点灯装置では、始動時に、小さなコンデンサの並列回路を介して、放電ランプの熱陰極を構成するフィラメントに加熱用電流を供給する構成とされており、これにより、低い始動電圧で容易に点灯させることができる。

【0003】 一方、冷陰極型蛍光ランプや高輝度放電ランプを点灯させるための点灯装置においては、多くの場合に、放電ランプを始動させるために高電圧を共振回路に加える高圧発生回路が設けられている。これは、高圧発生回路なしに放電ランプを始動させようとする場合には、共振回路の  $Q$  値を高くして、しかも共振周波数に近い周波数で駆動する必要があるからである。

【0004】

【発明が解決しようとする課題】 而して、従来の放電ランプ用安定器において、高い電力効率を得るためには、放電ランプの点灯状態が安定に維持される範囲内で、駆動回路に対して供給される矩形波の電圧を低いものとするのが有効であるが、この場合には、駆動回路に対する供給電圧が低いことによって、良好な放電ランプの始動性を得ることができない。

【0005】 一方、点灯装置を、放電ランプの始動性が良好なものとするためには、駆動回路に対する供給電圧を高いものとするのが有効であるが、この場合には、高い電力効率を得ることはできず、不経済である。このように、従来の放電ランプ用安定器においては、電力効率と放電ランプの始動性の点で、相反する要求がある。

【0006】 本発明は以上のような事情に基づいてなされたものであって、実用上、高い電力効率が得られると共に、放電ランプの始動性に優れた放電ランプ用安定器を提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明の放電ランプ用安定器は、電源から得られる低い直流電圧を高い直流電圧  $V_1$  に変換する昇圧回路と、この昇圧回路よりの高い直流電圧  $V_1$  を略矩形電圧に変換する駆動回路とを有し、前記駆動回路の出力側に大容量コンデンサとコイルと小容量コンデンサとが直列に接続されると共に、前記小容量コンデンサの両端に放電ランプが並列に接続されて共振回路が構成され、前記放電ランプが点灯したことを検出する点灯検出回路を有してなり、前記放電ランプの点灯状態を前記点灯検出回路によって検出し、放電ランプが非点灯状態にあるときに前記昇圧回路を制御し、その出力電圧を、放電ランプが定常点灯状態にあるときの昇圧回路の直流電圧  $V_1$  より高い始動用電圧  $V_2$  に昇圧することを特徴とする。

【0008】 以上の安定器においては、放電ランプが非点灯状態にあるとき、前記駆動回路を制御して間欠的に駆動させる間欠動作回路が設けられていることが好ましい。また、共振回路が、駆動周波数の 3 倍以上の奇数次高調波で共振するよう構成されていることが好ましい。

3

【0009】更に、上記の安定器においては、共振回路よりの周波数信号を受けて当該共振回路の共振条件に近い周波数で発振する発振回路が設けられており、この発振回路よりの発振出力が駆動回路に伝達されることが好ましい。また、点灯検出回路は、前記放電ランプに抵抗を介して直流バイアス電圧が印加された状態において、当該放電ランプが点灯することにより生ずる放電ランプの両端電圧の低下を検出するものであることが好ましい。

【0010】また、上記の安定器においては、放電ランプが非点灯状態にあることが検出されてから一定時間の経過後に、共振回路への駆動電圧の供給を停止する発振停止回路が設けられていることが好ましい。

【0011】

【作用】以上のような構成の放電ランプ用安定器によれば、放電ランプが安定に点灯している定常点灯状態においては、高い電力効率による点灯状態維持動作が得られると共に、放電ランプの始動時には、駆動回路に対して高い始動用電圧が供給されるために良好な放電ランプの始動性を得ることができる。そして、この始動用電圧が駆動回路に供給される時間は、放電ランプの点灯使用時間の全体に比してきわめて短時間であるから、高い電力効率が犠牲にされる程度は僅かであって、実用上、全体として高い電力効率を得られる。

【0012】

【発明の実施の形態】以下、図面によって本発明の具体的な一実施例を示すが、本発明はこれによって限定されるものではない。図1は、本発明の一実施例に係る放電ランプ用安定器のブロック回路図であり、図2は、その具体的な構成を示す回路図である。この例の安定器は、定格ランプ電圧が $70 \pm 10$  V、定格ランプ電流が0.3 A、定格消費電力が20 Wのメタルハライドランプを点灯するためのものである。

【0013】図1に示すように、この安定器は、交流100 Vの商用電源PSに接続される整流回路C1と、昇圧回路C2と、駆動回路を構成するハーフブリッジ回路C3と、共振回路C4とがこの順に接続されており、共振回路C4に放電ランプDLが接続される。商用電源PSに接続される整流回路C1の代わりに、適宜の電池などによる直流電源を用いてもよい。

【0014】また、点灯検出回路C5が設けられると共に、この点灯検出回路C5よりの信号を受ける間欠動作回路C6および始動補償回路C7が設けられており、間欠動作回路C6はハーフブリッジ回路C3に接続され、始動補償回路C7は昇圧回路C2に接続されている。更に、共振回路C4からの周波数信号が供給される発振回路C8が設けられており、この発振回路C8からの信号がハーフブリッジ回路C3に帰還される構成とされている。ハーフブリッジ回路C3には、更に、発振停止タイマー回路C9が接続されている。

4

【0015】商用電源PSの交流は、半導体整流器1および平滑コンデンサ2よりなる整流回路C1により整流される。この整流された電圧、あるいは電池の低い直流電圧は、インバータ回路5を含む昇圧回路C2により高い直流電圧V1に変換されると同時に高調波が減少され、その結果、点灯用コンデンサ16の両端に前記の高い直流電圧V1が得られ、これがハーフブリッジ回路C3に供給される。昇圧回路C2において、3および4は抵抗、6はコイル、7は電界効果型トランジスタ(FET)、8は抵抗、9はダイオード、10および11は抵抗、12は、トランジスタ13に接続された比較用抵抗であり、始動補償回路C7は、このトランジスタ13と、抵抗14および15によって構成されている。

【0016】ハーフブリッジ回路C3の2つのスイッチング素子20と21の midpoint Nには、零(V)を中心として振れる略矩形波の電圧が発生する。この midpoint Nには、大容量コンデンサ23と、コイル26と、小容量コンデンサ29との直列回路が接続されており、これらによって電圧増幅用の共振回路C4が構成されている。そして、この共振回路C4の小容量コンデンサ29の両端に放電ランプDLが並列に接続される。

【0017】また、共振回路C4の大容量コンデンサ23とコイル26の接続点Aには、直流バイアス抵抗24を介して昇圧回路C2が接続されており、当該直流バイアス抵抗24と、始動補償回路C7の抵抗14および15によって、点灯検出回路C5が構成されている。

【0018】発振回路C8は、共振回路C4の小容量コンデンサ29に接続されて設けられている。この発振回路C8は、ダイオードよりなるインピーダンス素子27および28とにより構成され、コンデンサ18および抵抗17を介して、その出力が論理回路19にフィードバックされる構成とされている。インピーダンス素子27および28は、ダイオードの代わりに抵抗であってもよい。22はコンデンサである。

【0019】共振回路C4において、放電ランプDLが点灯していないときは、直流バイアス抵抗24を介して、大容量コンデンサ23とコイル26との接続点Aに、始動補償回路C7の動作によって、相対的に高い電圧(例えば200 V)が現れ、またこの期間には、接続点Aの高電圧が抵抗25と抵抗15を介して印加されるためにトランジスタ13がONとされ、昇圧回路C2の比較用抵抗12により、当該昇圧回路C2の出力電圧が高く維持される(例えば400 V)。

【0020】その結果、共振回路C4の小容量コンデンサ29の両端に発生する高圧の共振電圧(例えば1600 V以上)が放電ランプDLに印加され、従って、放電ランプDLの始動性は非常に良好なものとなる。そして、放電ランプDLが点灯した後は、その直後に、放電ランプDLに流れる電流を増加させることにより、放電ランプDL内で生じたグロー放電を容易にアーク放電に

5

移行させることができ、従って所期のアーク放電状態を容易に実現することができる。

【0021】以上のようにして、一旦、放電ランプDLが点灯すると、接続点Aの電圧は、直流バイアス抵抗24よりの供給電圧の大きさと、放電ランプのインピーダンスとによって定まる低い電圧（例えば1V）以下まで低下する。この電圧差を検出することにより、放電ランプDLが点灯状態となったことを検出することができる。具体的に説明すると、放電ランプDLの点灯状態の検出は、接続点Aの電圧が抵抗25を介して抵抗15と抵抗14とにおいて比較されることにより行われ、その結果、点灯状態が検出されるとトランジスタ13がOFFとなるために、始動補償回路C7が電気的に遮断された状態とされる。

【0022】一方、トランジスタ13がONの期間の間は、共振回路C4のコイル26に加わる電圧は、当該共振回路C4の動作の結果、高電圧になるが、そのために、駆動周波数を共振回路C4の共振周波数とした場合には、コイル26のコアが磁気飽和するようになり、これを避けるためにはコイル自体を大きなものとする必要がある。

【0023】しかしながら、図示の構成の回路においては、発振回路C8において、負荷電流の流れる回路の一部から周波数信号がインピーダンス素子27と28に供給され、コンデンサ18を介して論理回路19にフィードバックされることにより、共振回路C4を、ハーフブリッジ回路C3の発振周波数のN倍の高調波で共振させることができる。従って、共振回路C4においては、高次の高調波がハーフブリッジ回路C3の周波数の奇数次倍になるようにすることができるので、正確に3倍以上の高次の高調波に同期させた状態が得られ、その結果、共振回路C4のコイル26のコアが磁気飽和することが防止されるので、当該コイル26として容量の小さなものを用いることができる。

【0024】更に、共振回路C4の共振時には、コイル26やコンデンサ23、29やスイッチング素子20および21が発熱して高温となるが、図示の例の安定器では、間欠動作回路C6が設けられている。この間欠動作回路C6は、コンデンサ31、ダイアック素子32、コンデンサ33、抵抗34、電界効果型トランジスタ(FET)35およびダイオード36によって構成される回路、並びに、スイッチ用トランジスタ37を介してハーフブリッジ回路C3の論理回路19に接続された、抵抗38および直流電源39による回路によって構成されている。

【0025】そして、この間欠動作回路C6の制御動作により、ハーフブリッジ回路C3の駆動に休止時間が発生するため、それらの回路構成部品が高温となることが防止される。従って、それらの回路構成部品として小型のものを使うことができる利点が得られる。

6

【0026】具体的に説明すると、ハーフブリッジ回路C3の間欠動作は、論理回路19と直流電源39との間に接続されたスイッチ用トランジスタ37によって実行される。すなわち、間欠動作回路C6においては、接続点Aの電圧により、抵抗30を介して、コンデンサ31がダイアック素子32がブレイクアウトするまで充電され、ダイアック素子32がブレイクアウトすると、コンデンサ31の電荷がコンデンサ33に蓄積されてFET35が導通状態となり、スイッチ用トランジスタ37が非導通状態となって、論理回路19の駆動が停止される。

【0027】更に、この安定器においては、放電ランプの点灯動作が開始されてから一定時間が経過してもなお放電ランプが点灯しない場合には、接続点Aの高電圧状態の検出時点から一定時間後に論理回路19の動作を停止する、タイマー回路44を有する発振停止タイマー回路C9が付加されている。この発振停止タイマー回路C9は、タイマー回路44と、抵抗42、トランジスタ43、抵抗45および47、並びにコンデンサ46とにより構成されている。

【0028】この発振停止タイマー回路C9は、放電ランプがその点灯状態から非点灯状態になった場合にも、動作するものである。この発振停止タイマー回路C9は、何かの原因によって放電ランプDLが点灯されない場合に、高電圧印加動作が繰り返して行われることを防止する回路であり、これにより、当該安定器は安全性の高いものとなる。

【0029】具体的に説明すると、放電ランプDLが点灯していないときには接続点Aの電圧が高く、従って、抵抗25および抵抗41を介して与えられる電圧により、スイッチ用トランジスタ40が導通状態となる。その間、タイマー回路44は、抵抗45、コンデンサ46および抵抗47によって定まる一定時間の間、所定のクロック周波数で発振し、設定された一定時間が経過すると、トランジスタ43が導通状態とされる結果、スイッチ用トランジスタ37が非導通状態となって論理回路19の動作が停止される。

【0030】本発明の放電ランプ用安定器は上記のような構成であるから、放電ランプDLを点灯させる始動時には、当然のこととして放電ランプDLが点灯していないので、共振回路C4および放電ランプからなる負荷回路を駆動するために、始動補償回路C7の動作によって昇圧回路C2の直流電圧より高い始動用電圧が供給され、その結果、放電ランプDLに高電圧の始動電圧が印加されて、放電ランプDLは容易に点灯されるようになる。このように、放電ランプDLが点灯され、当該放電ランプDLでのグロー放電状態からアーク放電状態に移行することが容易に実現されるので、放電ランプDLの良好な始動性を有するものとなる。

【0031】一方、このような高圧の始動用電圧V2を

7

供給し続けると、特に当該始動用電圧V2を発生させるための各回路部分における電力効率は低いものとなる。然るに、上記の安定器においては、放電ランプDLが点灯したときには、そのことが点灯検出回路C5によって検出され、始動補償回路C7が電氣的に遮断されるために、昇圧回路C2からは高い直流電圧V1が供給されることとなるが、この高い直流電圧V1は、始動用電圧V2よりも低い電圧であるから、当該安定器の回路全体における電力効率が高く維持された状態で、放電ランプDLの点灯状態が維持される。

【0032】また、負荷回路を構成するコイルやコンデンサ類としては、通常、放電ランプの点灯状態が定常状態にある時の損失を見込んで、熱的な負荷に耐えるような大きさの容量のものが用いることが必要であり、上述のように、始動用電圧V2が一時的であっても供給されると、コイルやコンデンサの電力損失が増えるために温度が上昇し、従って、当該電力損失に見合った大きな容量のものをを用いる必要がある。然るに、上記の構成の安定器においては、間欠動作回路C6が設けられているために駆動電力の供給が間欠的になされ、その結果、コイルやコンデンサの温度が大きく上昇することがなく、従ってそれらの回路構成部品として容量の小さいもので十分に高い信頼性が得られる。

【0033】大容量コンデンサ23、コイル26、小容量コンデンサ29および放電ランプを含む負荷回路において、共振回路C4が駆動周波数で共振するように駆動されると、共振電圧が高くなるために、コイル26のコアが磁気飽和を起こすおそれがあるが、上記の安定器では、奇数次の高調波で共振させることにより、コイル26において磁気飽和が発生することがなく、従って、当該コイル26はコアの小さなものでよい。

【0034】また、上記の構成の安定器では、共振条件に近い周波数で発振する発振回路を備えているので、駆動回路に共振回路の一部から帰還をかけることによって共振条件に「吸い込み」を起こし、共振回路を安定に動作させることができる。これに対し、外部で別個に発振させた信号を用いると調整が困難である。

【0035】更に、点灯検出回路では、放電ランプに直流バイアス抵抗を介して直流バイアス電圧を印加した状態としておき、放電ランプが点灯するとランプ電圧が低下することを利用して当該放電ランプの点灯の有無を検出する構成であるため、放電ランプの点灯状態を確実に検出することができる。

【0036】また、放電ランプが点灯しない場合には、一定期間の後、負荷回路に高い直流電圧V1の供給を停止する発振停止タイマー回路を備えることにより、放電ランプの事故あるいは故障などによって放電ランプの給電部に高電圧が印加された状態が長時間継続されることが防止されるので、高い安全性を得ることができる。

【0037】図3は、放電ランプを駆動するための駆動

8

回路としてハーフブリッジ回路を利用した上述の例における駆動回路部分の等価回路図であり、aおよびbは、それぞれ、スイッチング信号発生回路48の一方の出力信号および他方の出力信号であり、スイッチング素子20および21に供給される。ここに、スイッチング信号発生回路48は、図2の回路においては、抵抗17、コンデンサ18および論理回路19により構成される。しかし、本発明の安定器は、駆動回路がハーフブリッジ回路を利用したものに限定されず、他の方式による駆動回路を用いることもできる。

【0038】例えば、図4は、スイッチング信号発生回路に接続される駆動回路としてフルブリッジ回路を利用した場合における回路図を示す。この図において、201、202はスイッチング信号発生回路48からの一方の出力信号aが供給されるスイッチング素子、211、212はスイッチング信号発生回路48からの他方の出力信号bが供給されるスイッチング素子を示し、スイッチング素子201および211の接続点と、スイッチング素子202および212の接続点との間に、大容量コンデンサ23、コイル26および小容量コンデンサ29よりなる直列回路が接続され、小容量コンデンサ29に並列に放電ランプDLが接続される。

【0039】一方、図5はトランス結合型プッシュプル方式による構成を採用した場合の回路図であって、この例では、スイッチング信号発生回路48は、スイッチング素子20および21およびトランス50を介して共振回路が接続された構成である。具体的には、スイッチング信号発生回路48よりの一方の出力信号aおよび他方の出力信号bを受けるスイッチング素子20および21間に、中点が定電圧源Vに接続されたトランス50の1次巻線が接続されると共に、大容量コンデンサ23、コイル26および小容量コンデンサ29よりなる直列回路における大容量コンデンサ23とコイル26との中間に、当該トランス50の2次巻線部が介挿された構成とされている。

【0040】

【発明の効果】以上のように、本発明の放電ランプ用安定器は、放電ランプの始動時のみ高い始動用電圧V2を駆動回路に供給する構成であり、放電ランプの点灯後は、それより低電圧で駆動されるため、全体として高い電力効率が得られると共に、良好な始動性を有するものとなる。

【0041】請求項2に記載の安定器によれば、駆動回路が間欠的に電力を供給することにより、コイルやコンデンサが高温になることが防止されるので、それらの回路構成部品として容量の小さいものを使用することができる。また、請求項3に記載の安定器によれば、共振回路を駆動周波数の3倍以上の奇数次倍高調波に共振させることにより、共振回路を構成するコイルとして小型のものを使用することができる。

【0042】請求項4に記載の安定器によれば、駆動回路に共振回路の一部から帰還をかけることにより、吸い込みを生じた状態として共振周波数付近で安定に発振させることができる。

【0043】請求項5に記載の安定器によれば、ランプ電圧の低下を検出することによって放電ランプの点灯状態を検出するため、その検出結果が確実であり、信頼性の高い動作を得ることができる。

【0044】請求項6に記載の安定器によれば、タイマー回路を備える発振停止タイマー回路により、長時間にわたって放電ランプに高電圧が印加されたままの状態となることが防止され、高い安全性を得ることができる。

【図面の簡単な説明】

【図1】本発明の実施例に係る放電ランプ用安定器のブロック回路図である。

【図2】図1の放電ランプ用安定器の具体的な構成を示す回路図である。

【図3】図2の例における駆動回路部分の等価回路図である。

【図4】駆動回路としてフルブリッジ回路を利用した場合における回路図である。

【図5】トランス結合型プッシュプル方式による構成を採用した場合の回路図である。

【符号の説明】

P S 商用電源  
C 1 整流回路  
C 2 昇圧回路  
C 3 ハーフブリッジ回路  
C 4 共振回路  
D L 放電ランプ  
C 5 点灯検出回路  
C 6 間欠動作回路  
C 7 始動補償回路  
C 8 発振回路  
C 9 発振停止タイマー回路  
1 半導体整流器  
2 平滑コンデンサ  
3, 4 抵抗  
5 インバータ回路  
6 コイル  
7 電界効果型トランジスタ (F E T)

8 抵抗  
9 ダイオード  
10, 11 抵抗  
12 比較用抵抗  
13 トランジスタ  
14, 15 抵抗  
16 点灯用コンデンサ  
17 抵抗  
18 コンデンサ  
19 論理回路  
20, 21 スイッチング素子  
22 コンデンサ  
23 大容量コンデンサ  
24 直流バイアス抵抗  
25 抵抗  
26 コイル  
27, 28 インピーダンス素子  
29 小容量コンデンサ  
30 抵抗  
31 コンデンサ  
32 ダイアック素子  
33 コンデンサ  
34 抵抗  
35 F E T  
36 ダイオード  
37 スイッチ用トランジスタ  
38 抵抗  
39 直流電源  
40 スイッチ用トランジスタ  
41, 42 抵抗  
43 トランジスタ  
44 タイマー回路  
45 抵抗  
46 コンデンサ  
47 抵抗  
48 スイッチング信号発生回路  
a 一方の出力信号  
b 他方の出力信号  
201, 202, 211, 212 スイッチング素子  
40 50 トランス  
V 定電圧源



```

graph LR
    PS[商用電源 PS] --> C1[電力補正回路 C1]
    C1 --> C2[昇圧回路 C2]
    C2 --> C3["HEPBRIDGE回路 (NRZ回路) C3"]
    C3 --> C4[共通回路 C4]
    C4 --> DL[放電ランプ DL]
    C4 --> CB["出力戻り回路 CB"]
    CB --> C2
    C2 --> C7["始動制限回路 C7"]
    C7 --> C1
    C3 --> C6["開欠動作回路 C6"]
    C6 --> C2
    C4 --> C9["発光停止タイマー回路 C9"]
    C9 --> C3
    C4 --> C8["発光電流値の同相信号回路 C8"]
    C8 --> C3

```

The schematic diagram shows a switching signal generation circuit. A 48V source is connected to two transistors, 20 and 21, through switches 'a' and 'b' respectively. The emitters of both transistors are connected to ground (GND). The collector of transistor 20 is connected to a 20V source. The collector of transistor 21 is connected to a 21V source. A capacitor 23 is connected between the collectors of transistors 20 and 21. A resistor 26 is connected between the collector of transistor 21 and a load (DL). The load (DL) is connected to ground (GND).

[illegible]

フロントページの続き

(72)発明者 清水 哲雄

大阪府大阪市浪速区日本橋東3丁目3番15  
号 大阪高波株式会社内

Fターム(参考) 3K072 AA11 BA03 BA05 BB01 BB10  
BC01 BC03 CA11 DD04 EB01  
EB05 GA02 GB01 GB12 GB14  
GB18 GC04 HB03